

特許発明の技術的範囲の判断に関する裁判例

－「半導体集積回路装置及びその製造方法」事件－

R4.1.13 判決 知財高裁 令和3年（ネ）第10031号

特許権侵害行為差止等請求控訴事件：控訴棄却

概要

特許請求の範囲に記載された用語の意義の解釈は明細書及び図面を考慮して行われるのであって、特許出願の審査過程において、審査官がその特許発明をどのように理解していたかということは、裁判所の特許発明の技術的範囲の画定の判断を拘束するものではないとし、**明細書全体の記載を参酌すると、本件特許発明の「半導体集積回路装置」は、「システムLSI」であり、メモリ自体を含むものとは認められないため、被控訴人製品は、本件特許発明の技術的範囲に属しないと判断された事例。**

特許請求の範囲

【請求項1】

ライン状パターンを有する回路パターンを備えた半導体集積回路装置であって、前記回路パターンはメモリ回路のライン状パターンであるメモリ用ライン状パターンを含み、前記回路パターンの配置領域の内部にダミーパターンが挿入されており、前記メモリ用ライン状パターンを含む前記ライン状パターンの総周縁長と前記ダミーパターンの総周縁長との合計を前記回路パターンの配置領域の面積により除することによって得られた第1の単位面積当たりの周縁長が、前記メモリ用ライン状パターンの総周縁長を前記メモリ回路が形成されている領域の面積により除することによって得られた第2の単位面積当たりの周縁長以下となるように設定されていることを特徴とする半導体集積回路装置。

主な争点

被控訴人製品が、本件発明における「半導体集積回路装置」（構成要件1A、1E、5B、5E等）、「メモリ回路」（構成要件1B、1D）・「素子群」（構成要件5A）を充足するか否か（争点1－1）

控訴人（特許権者）の主張

半導体集積回路装置は、トランジスタやダイオード等の回路素子と、それらを結ぶ配線とが一体のものとして半導体基板の表面に作製されたモノリシック集積回路を意味する。したがって、本件特許権に係る請求項に記載された半導体集積回路装置にはDRAMも含まれる。

裁判所の判断

『ア 控訴人の主張ア（ア）（本件明細書の記載に基づく検討について）につき

「半導体集積回路装置」という語の一般的意味として、DRAMが含まれる余地があるとしても、**本件明細書の記載においては、次のとおり、「半導体**

集積回路装置」という文言は、システムLSIを意味するものとして用いられており、DRAMのようなメモリ自体を「半導体集積回路装置」として課題解決手段を用いることを示唆する記載はないから、本件明細書の「半導体集積回路装置」には、DRAMは含まれず、本件発明はシステムLSIに係るものであると認められる。

・・・（略）・・・

イ 控訴人の主張ア（イ）（本件発明の課題解決原理に基づく検討について）につき

本件発明の技術的意義（前記1（2））に鑑み・・・（略）・・・、本件発明の課題とその解決原理に照らすと、本件発明の「半導体集積回路装置」は、システムLSIを意味するものと解される。

本件特許の出願時に既に慣用されていたDRAMにおいて、メモリセルアレイを構成するビットラインやワードラインが、DRAMにおける他の回路と比較して周縁長が密な回路パターンであり、メモリセルアレイ領域とそれ以外の回路領域とではゲート電極周縁長の合計がばらつくという技術常識があったとしても、それが、DRAMを構成する半導体チップ全体にわたるCDロスに許容できないほどの変動をもたらすものであることは、本件明細書に何ら言及されておらず、また、上記の新規な課題が、システムLSI中の一部の領域にすぎないDRAM単体においても同様に生じるものであると認めるに足りる証拠はない。

そうすると、本件発明の課題とその解決原理に照らして、本件発明の「半導体集積回路装置」は、システムLSIを意味するものと解され、DRAMを含むと解することはできない。

ウ 控訴人の主張ア（ウ）（審査経過に基づく検討について）につき

控訴人は、審査経過に関し、第1回目及び第2回目の拒絶理由通知について、審査官は、本件特許の発明がシステムLSIの発明であるとは認識しておらず、また、出願人の意見書においても、本願発明と引用発明の相違点について、本願発明はシステム

L S Iであるのに対して引用発明はシステムL S Iではないという説明はしていないと主張する。

しかし、そもそも特許発明の技術的範囲の画定は、特許請求の範囲の記載に基づいて定められるが、特許請求の範囲に記載された用語の意義の解釈は明細書及び図面を考慮して行われるのであって（特許法70条1項及び2項参照）、特許出願の審査過程において、審査官がその特許発明をどのように理解していたかということは、裁判所の特許発明の技術的範囲の画定の判断を拘束するものではない。

また、出願人は、第1回目の拒絶理由通知に対する意見書（平成15年11月28日提出、乙2）において、特許法29条1項3号及び同条2項の規定に該当しない理由として、「言い換えると、ダミーパターンを挿入することによって、異なるマスクパターンレイアウト間でパターンの粗密の程度を小さくします。このため、ライン状パターンに品種に依存した寸法変動が生じることを防止できるので、D R A M等の搭載率が用途又は仕様により異なるシステムL S Iにおいても、ゲート電極又はメタル配線等の加工寸法をマスクパターンレイアウトと無関係に一定にできます。従って、請求項4の発明によると、動作マージンのバラツキが解消された半導体集積回路装置を実現できるという格別の効果が得られます。」（乙2〔2～3頁〕）と記載し、第2回目の拒絶理由通知に対する意見書（平成16年3月25日提出、乙4）において、特許法29条2項の規定に該当しない理由として、「言い換えると、ダミーパターンを挿入することによって、異なるマスクパターンレイアウト間でパターンの粗密の程度を小さくします。このため、本願明細書の段落番号〔0132〕に記載されておりますように、『半導体集積回路装置の品種によりマスクパターンレイアウトが大きく異なる場合にも、マスクパターンレイアウトの違いに起因してライン状パターンに寸法ばらつきが生じることを防止できる。従って、D R A M等の搭載率が用途又は仕様により異なるシステムL S Iにおいても、ゲート電極又はメタル配線等の加工寸法をマスクパターンレイアウトと無関係に一定にできるので、動作マージンのバラツキが解消された半導体集積回路装置を実現できる』という格別の効果・・・が得られます。」（乙4〔4頁〕）と記載し、いずれの意見書においても、本願発明がシステムL S Iに用いられて効果を生ずることを明確に述べており、このような段階を踏まえて本件特許が登録されたものである。

したがって、仮に、審査官が、拒絶理由通知を發出する際に、特許請求の範囲に記載された発明の要旨認定において、「半導体集積回路装置」を、その一般的な字義どおりに、D R A Mを含む半導体集積回路装置全般と解釈しており、また、出願人の意見書において、本願発明と引用発明の相違点として、本願発明はシステムL S Iであるのに対して引用発明はシステムL S Iではないことが明示されていなかったとしても、それに基づいて、本件発明の「半導体集積回路装置」にシステムL S IではないD R

A M自体が含まれるということとはできない。

（3） そうすると、本件発明における「半導体集積回路装置」（構成要件1 A、1 E、5 B、5 E等）という語は、システムL S Iを意味するものとして用いられており、D R A Mはこれに含まれないというべきであり、D R A Mであることに争いのない被控訴人製品（・・・（略）・・・）は、本件発明1の構成要件1 A、1 E、本件発明5の構成要件5 B、5 Eをいずれも充足せず、本件発明1及び本件発明5の技術的範囲のいずれにも属さないものと認められる。

・・・（略）・・・

以上によれば、被控訴人製品は、本件発明1及び本件発明5の技術的範囲のいずれにも属さず、また、被控訴人製品は、本件発明1の構成を含む本件発明2及び本件発明3、並びに本件発明5の構成を含む本件発明6、本件発明7及び本件発明8の技術的範囲のいずれにも属さないものと認められる。』

検討

1 本件特許に係る明細書には、一貫して半導体集積回路がシステムL S Iであることを示唆する記載がなされている。また、当該明細書の【課題を解決するための手段】において、「C M O S（C o m p l e m e n t a l y M e t a l - O x i d e S e m i c o n d u c t o r）からなるロジック回路が搭載されており、且つゲート電極及び配線が密に配列されてなるD R A M等のメモリー回路が搭載された半導体集積回路装置においては、メモリー回路の占有面積率によってパターン寸法が変動することを見いだした。」と記載されていることから、半導体集積回路装置がD R A M等のメモリー回路自体であると認定することはできないとする裁判所の判断は、妥当であると思われる。

2 また、本判決では、審査官が審査過程で本件特許発明をどのように理解していたかということが、裁判所の特許発明の技術的範囲の画定の判断を拘束するものではないことが説示されているが、当該内容に関しては、特に異論はないものと思われる。

実務上の指針

「半導体集積回路装置」は、控訴人が主張するように、一般的にはトランジスタやダイオード等の回路素子と、それらを結ぶ配線とが一体のものとして半導体基板の表面に作製されたモノリシック集積回路と認識されるものと思われる。しかしながら、「半導体集積回路装置」関連の出願においては、システムL S Iであることを前提として記載された明細書や、メモリー回路やI / F回路等を構成要素として記載されているクレームも少なくない。

「半導体集積回路装置」に関しては、分類が多岐にわたり、その境界が曖昧なものも存在するが、本判決に鑑み、少なくとも構成、機能、用途等に基づいて明確に区別される半導体装置に関しては、それらの違いを十分に理解しておくことが実務上重要であろう。

以上